Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Карякин Андрей Висарионович
Должность: Руководитель НТИ НИЯУ МИФИ
Дата подписания: 10.02.2023 10:20:27
Уникальный программный ключ:
2e905c9a64921ebc9b6e02a1d35ea145f7838874

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное автономное образовательное учреждение высшего образования
«Национальный исследовательский ядерный университет «МИФИ»
Новоуральский технологический институт
филиал федерального государственного автономного образовательного учреждения высшего образования «Национальный исследовательский ядерный университет «МИФИ»
(НТИ НИЯУ МИФИ)
Колледж НТИ

Цикловая методическая комиссия информационных технологий

СОГЛАСОВАНО:
Директор ООО «Компания «АиБ»
_____ Д.В.Антропов
«01» сентября 2020 г.

УТВЕРЖДАЮ:
И.о. руководителя НТИ НИЯУ МИФИ
_____Г.С. Зиновьев
«01» сентября 2020 г.

ФОНД ОЦЕНОЧНЫХ СРЕДСТВ
ПО УЧЕБНОЙ ДИСЦИПЛИНЕ
ОП.02 «АРХИТЕКТУРА КОМПЬЮТЕРНЫХ СИСТЕМ»

для студентов колледжа НТИ НИЯУ МИФИ,
обучающихся по программе среднего профессионального образования
(базовый уровень)

специальность 09.02.03
«Программирование в компьютерных системах»

очная форма обучения
на базе основного общего образования

квалификация
техник-программист

Новоуральск 2020

РАССМОТРЕНО:

на заседании цикловой методической комиссии информационных технологий

Протокол № 14 от 01.09.2020г.

Председатель ЦМК ИТ

_____ И.И.Горницкая

Составлен в соответствии с рабочей программой учебной дисциплины ОП.02 «Архитектура компьютерных систем», утверждённой и.о. руководителя НТИ НИЯУ МИФИ 01.09.2020 г., требованиями ФГОС 3+ СПО (утвержден Приказом Министерства образования и науки Российской Федерации от 28 июля 2014 г. № 804, зарегистрирован Министерством юстиции Российской Федерации 21 августа 2014 г., регистрационный № 33733) в части совокупности обязательных требований к результатам освоения программы подготовки специалистов среднего звена по специальности 09.02.03 «Программирование в компьютерных системах» среднего профессионального образования базовой подготовки в очной форме обучения, действующим учебным планом, компетентностной моделью выпускника по специальности 09.02.03 «Программирование в компьютерных системах»

СОГЛАСОВАНО

И.о. директора колледжа НТИ НИЯУ МИФИ И.А. Балакина

Методист колледжа НТИ НИЯУ МИФИ _____ И.И. Горницкая

Фонд оценочных средств по учебной дисциплине ОП.02«Архитктура компьютерных систем» – Новоуральск: Изд-во колледжа НТИ НИЯУ МИФИ, 2020. – 16 с.

АННОТАЦИЯ

Фонд оценочных средств предназначен для аттестации обучающихся по специальности 09.02.03 «Программирование в компьютерных системах» на соответствие их персональных достижений поэтапным требованиям программы подготовки специалистов среднего звена по учебной дисциплине ОП.02 «Архитектура компьютерных систем». Комплектация фонда оценочных средств: паспорт, контрольно-измерительные материалы для текущего, рубежного контроля и промежуточной (итоговой) аттестации по учебной дисциплине. В паспорте фонда оценочных средств указаны: место учебной дисциплины в структуре программы подготовки специалистов среднего звена, требования ФГОС СПО к результатам освоения учебной дисциплины, перечень формируемых компетенций, компоненты фонда оценочных средств, программа оценивания

Разработчик: Горницкая И.И.

Редактор: Горницкая И.И.

Содержание

Паспорт фонда оценочных средств по учебной дисциплине ОП.02 «Архитектура компьютерных систем» 4
1 Место учебной дисциплины в структуре программы подготовки специалистов среднего звена: дисциплина входит в профессиональный цикл и относится к общепрофессиональным дисциплинам. 4
2 Цели и задачи учебной дисциплины – требования ФГОС СПО к результатам освоения учебной дисциплины: 4
3 Перечень формируемых компетенций в соответствии с требованиями ФГОС СПО: 4
4. Программа оценивания 5
5 Фонд тестовых заданий 6
6 Карточка эталонных ответов к фонду тестовых заданий 15
7 Критерии оценки результатов обучения 16

ПАСПОРТ

фонда оценочных средств по учебной дисциплине

ОП.02 «Архитектура компьютерных систем»

1 Место учебной дисциплины в структуре программы подготовки специалистов среднего звена: дисциплина входит в профессиональный цикл и относится к общепрофессиональным дисциплинам.

2 Цели и задачи учебной дисциплины – требования ФГОС СПО к результатам освоения учебной дисциплины:

В результате освоения учебной дисциплины обучающийся должен уметь:

– получать информацию о параметрах компьютерной системы;

– подключать дополнительное оборудование и настраивать связь между элементами компьютерной системы;

– производить инсталляцию и настройку программного обеспечения компьютерных систем.

В результате освоения учебной дисциплины обучающийся должен знать:

– базовые понятия и основные принципы построения архитектур вычислительных систем;

– типы вычислительных систем и их архитектурные особенности;

– организацию и принцип работы основных логических блоков компьютерных систем;

– процессы обработки информации на всех уровнях компьютерных архитектур;

– основные компоненты программного обеспечения компьютерных систем;

– основные принципы управления ресурсами и организации доступа к этим ресурсам.

3 Перечень формируемых компетенций в соответствии с требованиями ФГОС СПО:

Общие компетенции (ОК):

ОК 1. Понимать сущность и социальную значимость своей будущей профессии, проявлять к ней устойчивый интерес.

ОК 2. Организовывать собственную деятельность, выбирать типовые методы и способы выполнения профессиональных задач, оценивать их эффективность и качество.

ОК 3. Принимать решения в стандартных и нестандартных ситуациях и нести за них ответственность.

ОК 4. Осуществлять поиск и использование информации, необходимой для эффективного выполнения профессиональных задач, профессионального и личностного развития.

ОК 5. Использовать информационно-коммуникационные технологии в профессиональной деятельности.

ОК 6. Работать в коллективе и в команде, эффективно общаться с коллегами, руководством, потребителями.

ОК 7. Брать на себя ответственность за работу членов команды (подчиненных), за результат выполнения заданий.

ОК 8. Самостоятельно определять задачи профессионального и личностного развития, заниматься самообразованием, осознанно планировать повышение квалификации.

ОК 9. Ориентироваться в условиях частой смены технологий в профессиональной деятельности.

Профессиональные компетенции (ПК):

ПК 1.1. Выполнять разработку спецификаций отдельных компонент.

ПК 1.2. Осуществлять разработку кода программного продукта на основе готовых спецификаций на уровне модуля.

ПК 1.5. Осуществлять оптимизацию программного кода модуля.

ПК 2.3. Решать вопросы администрирования базы данных.

ПК 2.4 Реализовывать методы и технологии защиты информации в базах данных.

ПК 3.1. Анализировать проектную и техническую документацию на уровне взаимодействия компонент программного обеспечения.

ПК 3.2. Выполнять интеграцию модулей в программную систему.

ПК 3.4 Осуществлять разработку тестовых наборов и тестовых сценариев.

4. Программа оценивания

№ п/п	Контролируемые разделы, темы учебной дисциплины	Контролируемые компетенции (или их части)	Вид оценивания
1	**2**	**3**	**4**
1	Раздел 1 История развития компьютерной техники	**ОК 1 – ОК 9 ПК 1.1, ПК 1.2, ПК 1.5, ПК 2.3, ПК 2.4, ПК 3.1, ПК 3.2, ПК 3.4**	**Тестирование**
2	Тема 1.1 История развития вычислительной техники	**ОК 1 – ОК 9 ПК 1.1, ПК 1.2, ПК 1.5, ПК 2.3, ПК 2.4, ПК 3.1, ПК 3.2,**	**Тестирование Устный опрос**

		ПК 3.4	
3	Тема 1.2 Представление информации в ЭВМ	**ОК 1 – ОК 9 ПК 1.1, ПК 1.2, ПК 1.5, ПК 2.3, ПК 2.4, ПК 3.1, ПК 3.2, ПК 3.4**	**Тестирование Устный опрос**
4	Тема 1.3 Компьютерные системы, управление и информационные технологии	**ОК 1 – ОК 9 ПК 1.1, ПК 1.2, ПК 1.5, ПК 2.3, ПК 2.4, ПК 3.1, ПК 3.2, ПК 3.4**	**Тестирование Устный опрос**
5	Раздел 2 Архитектура и принципы работы основных логических блоков компьютерных систем	**ОК 1 – ОК 9 ПК 1.1, ПК 1.2, ПК 1.5, ПК 2.3, ПК 2.4, ПК 3.1, ПК 3.2, ПК 3.4**	**Тестирование**
6	Тема 2.1 Логические основы ЭВМ, элементы и узлы	**ОК 1 – ОК 9 ПК 1.1, ПК 1.2, ПК 1.5, ПК 2.3, ПК 2.4, ПК 3.1, ПК 3.2, ПК 3.4**	**Тестирование Устный опрос**
7	Тема 2.2 Функционально-структурная организация	**ОК 1 – ОК 9 ПК 1.1, ПК 1.2, ПК 1.5, ПК 2.3, ПК 2.4, ПК 3.1, ПК 3.2, ПК 3.4**	**Тестирование Устный опрос**
8	Тема 2.3 Архитектура компьютерных систем	**ОК 1 – ОК 9 ПК 1.1, ПК 1.2, ПК 1.5, ПК 2.3, ПК 2.4, ПК 3.1, ПК 3.2, ПК 3.4**	**Тестирование Устный опрос**
9	Тема 2.4 Управления ресурсами компьютерных систем	**ОК 1 – ОК 9 ПК 1.1, ПК 1.2, ПК 1.5, ПК 2.3, ПК 2.4, ПК 3.1, ПК 3.2, ПК 3.4**	**Тестирование Устный опрос**
10	Промежуточная (итоговая) аттестация по учебной дисциплине	**Итоговая аттестация в форме дифференцированного зачета**	

5 Фонд тестовых заданий

1. К основным логическим элементам ЭВМ относятся элементы:

1.1 И

1.2 ИЛИ

1.3 НЕ

1.4 И-НЕ

2. Сумматор - это:

2.1 Устройство, выполняющее операции арифметического сложения над двоичными числами.

2.2 Устройство для запоминания разрядов двоичного кода.

2.3 Основной узел арифметико-логического устройства.

3. На рисунке представлена схема:

3.1 Шифратора

3.2 Дешифратора

3.3 Мультиплексора

3.4 Демультиплексора

3.5 Полусумматора

3.6 Четвертьсумматора

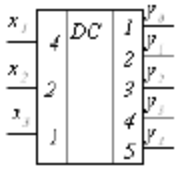
3.7 Полного одноразрядного двоичного сумматора

3.8 Триггера

3.9 Счѐтчика

3.10 Регистра

4. На рисунке представлена схема:



4.1 Шифратора

4.2 Дешифратора

4.3 Мультиплексора

4.4 Демультиплексора

4.5 Полусумматора

4.6 Четвертьсумматора

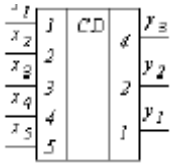
4.7 Полного одноразрядного двоичного сумматора

4.8 Триггера

4.9 Счѐтчика

4.10 Регистра

5. На рисунке представлена схема:



5.1 Шифратора

5.2 Дешифратора

5.3 Мультиплексора

5.4 Демультиплексора

5.5 Полусумматора

5.6 Четвертьсумматора

5.7 Полного одноразрядного двоичного сумматора

5.8 Триггера

5.9 Счѐтчика

5.10 Регистра

6. На рисунке представлена схема:

6.1 Шифратора

6.2 Дешифратора

6.3 Мультиплексора

6.4 Демультиплексора

6.5 Полусумматора

6.6 Четвертьсумматора

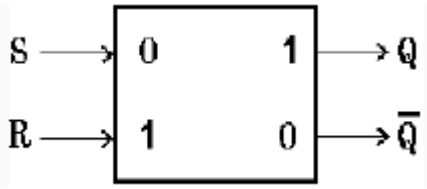
6.7 Полного одноразрядного двоичного сумматора

6.8 Триггера

6.9 Счѐтчика

6.10 Регистра

7. На рисунке представлена схема:



7.1 Шифратора

7.2 Дешифратора

7.3 Мультиплексора

7.4 Демультиплексора

7.5 Полусумматора

7.6 Четвертьсумматора

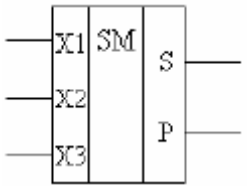
7.7 Полного одноразрядного двоичного сумматора

7.8 Триггера

7.9 Счѐтчика

7.10 Регистра

8. На рисунке представлена схема:



8.1 Шифратора

8.2 Дешифратора

8.3 Мультиплексора

8.4 Демультиплексора

8.5 Полусумматора

8.6 Четвертьсумматора

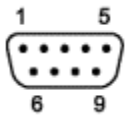
8.7 Полного одноразрядного двоичного сумматора

8.8 Триггера

8.9 Счѐтчика

8.10 Регистра

9. На рисунке представлена вилка:



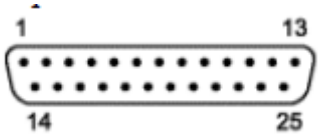
9.1 Последовательного порта

9.2 Параллельного порта

9.3 Порта МИДИ

9.4 Порта PS/2

10. На рисунке представлена вилка:



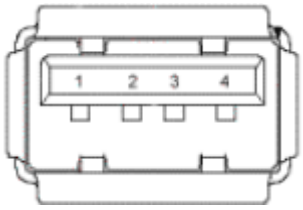
10.1 Последовательного порта

10.2 Параллельного порта

10.3 Порта МИДИ

10.4 Порта PS/2

11. На рисунке представлен разъѐм:



11.1 Последовательного порта

11.2 Параллельного порта

11.3 Порта МИДИ

11.4 Порта PS/2

11.5 USB

12. На рисунке представлен разъѐм:

12.1 Последовательного порта

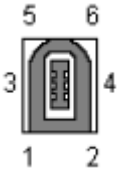
12.2 Параллельного порта

12.3 Порта МИДИ

12.4 Порта PS/2

12.5 USB

13. На рисунке представлен разъем порта:



13.1 Последовательного порта

13.2 Параллельного порта

13.3 Порта МИДИ

13.4 Порта PS/2

13.5 USB

13.6 FireWire

14. Сумматоры подразделяются на:

14.1 Четвертьсумматоры

14.2 Полусумматоры

14.3 Целые

14.4 Полные одноразрядные

15. Если требуется складывать двоичные слова длиной два и более бит, то можно использовать:

15.1 Последовательное соединение сумматоров

15.2 Параллельное соединение сумматоров

15.3 Последовательное соединение триггеров и сумматоров

15.4 Параллельное соединение триггеров

16. Полусумматор имеет:

16.1 Два входа и три выхода.

16.2 Два входа и два выхода.

16.3 Два входа и три выхода

16.4 Три входа и два выхода.

17. Четвертьсумматор имеет:

17.1 Два входа и один выход.

17.2 Два входа и два выхода.

17.3 Два входа и три выхода.

17.4 Один вход и один выход.

17.5 Три входа и два выхода.

18. Один триггер может запомнить :

18.1 Слово

18.2 Один разряд двоичного кода

18.3 Один байт

18.4 Четыре байта

19. Полный одноразрядный сумматор имеет:

19.1 Два входа и два выхода.

19.2 Три входа и два выхода.

19.3 Три входа и три выхода.

19.4 Два входа и один выход.

19.5 Один вход и один выход.

20. Триггер - это:

20.1 Логическое устройство, предназначенное для управляемой передачи данных от нескольких входных цепей в общий выходной канал.

20.2 Логическое устройство, предназначенное для управляемой передачи данных от одной входной цепи в несколько выходных.

20.3 Логическое устройство для надѐжного запоминания одного разряда двоичного кода.

20.4 Логическое устройство для кодирования двоичного кода информации.

21. Четвертьсумматор построен на:

21.1 Одном элементе ИЛИ

21.2 Двух элементах ИЛИ

21.3 Одном элементе И

21.4 Двух элементах И

21.5 Элементе Исключающее ИЛИ

21.6 Элементах И и ИЛИ

22. Триггер имеет:

22.1 Один вход и два выхода

22.2 Два входа и два выхода

22.3 Два входа и один выход

22.4 Три входа и два выхода

22.5 Три входа и три выхода

23. Современные микросхемы кеш-памяти содержат:

23.1 Порядка тысячи триггеров

23.2 Миллионы триггеров

23.3 Не содержат триггеров

23.4 32 триггера

23.5 64 триггера

24. По количеству одновременно обрабатываемых разрядов складываемых чисел сумматоры различают:

24.1 Одноразрядные

24.2 Однобайтовые

24.3 Многоразрядные

24.4 Многобайтовые

25. Методом дублирования один и тот же блок пересылался 3 раза и был принят следующим образом: 101101 110011 010101. Как его воспримет компьютер?

25.1 110101

25.2 111111

25.3 011011

26. Для определения того, что блок кэш-памяти содержит достоверную или пригодную для использования информацию применяют:

26.1 метод контрольных сумм

26.2 бит достоверности

26.3 бит четности

27. Бит четности правильно поставлен в:

27.1 1111 1111

27.2 0101 0101

27.3 1010 0001

27.4 111111

28. В семиэлементном коде Хемминга первый элемент соответствует контролю на четность для элементов:

28.1 1-й элемент

28.2 2-й элемент

28.3 3-й элемент

28.4 4-й элемент

28.5 5-й элемент

28.6 6-й элемент

28.7 7-й элемент

29. Одно из назначений Микропроцессора это:

29.1 Управления работой всех блоков ЭВМ

29.2 Генерация тактовых импульсов

29.3 Преобразование напряжений

30. В семиэлементном коде Хемминга второй элемент соответствует контролю на четность для элементов:

30.1 1-й элемент

30.2 2-й элемент

30.3 3-й элемент

30.4 4-й элемент

30.5 5-й элемент

30.6 6-й элемент

30.7 7-й элемент

31. Одно из назначений Устройства Управления (УУ) микропроцессора:

31.1 Формирование и передача другим устройства сигналов управления

31.2 Выполнение арифметических операций

31.3 Хранение промежуточных результатов

32. Одно из назначений блока регистровой памяти:

32.1 Уменьшение размеров микропроцессора

32.2 Увеличение размера Оперативной памяти

32.3 Хранение информации

33. Одной из составляющих системной шины является:

33.1 Разъем USB

33.2 Микропроцессор

33.3 BIOS

33.4 Шина питания

34. При выключении питания информация теряется в:

34.1 магнитном диске

34.2 оперативном запоминающем устройстве (ОЗУ)

34.3 постоянном запоминающем устройстве (ПЗУ)

35. В семиэлементном коде Хемминга четвертый элемент соответствует контролю на четность для элементов:

35.1 1-й элемент

35.2 2-й элемент

35.3 3-й элемент

35.4 4-й элемент

35.5 5-й элемент

35.6 6-й элемент

35.7 7-й элемент

36. В состав микропроцессора входят:

36.1 АЛУ

36.2 УУ

36.3 Группа регистров

37. АЛУ осуществляет:

37.1 только арифметические операции

37.2 только логические операции

37.3 арифметические и логические операции

38. Сумматор - электрическая схема для:

38.1 Сложения шестнадцатеричных чисел

38.2 Сложения восьмеричных чисел

38.3 Сложения двоичных чисел

39. Какой логический узел ЭВМ используется для сложения двоичных чисел?

39.1 Сумматор

39.2 Вычитатор

39.3 Триггер

39.4 Компаратор

39.5 Регистр

40. К элементарным операциям АЛУ ЭВМ относятся:

40.1 Сложение

40.2 Вычитание

40.3 Умножение

40.4 Деление

6 Карточка эталонных ответов к фонду тестовых заданий

№ вопроса	Эталон
1	1.1; 1.2; 1.3
2	2.1; 2.3
3	3.4
4	4.2
5	5.1
6	6.3
7	7.8
8	8.7
9	9.1
10	10.2
11	11.5
12	12.4
13	13.6
14	14.4
15	15.1
16	16.2
17	17.1
18	18.2
19	19.2
20	20.3
21	21.5
22	22.2
23	23.2
24	24.3

25	25.1
26	26.3
27	27. 1; 27.2; 27.4
28	28.3; 28.5; 28.7
29	29.1
30	30.7
31	31.1
32	32.3
33	33.4
34	34.2
35	35.5; 35.6; 35.7
36	36.1; 36.2; 36.3
37	37.3
38	38.3
39	39.1;
40	40.1; 40.2; 40.3; 40.4;

7 Критерии оценки результатов обучения

В качестве критерия освоения материала учебной дисциплины берётся выполнение 50% заданий от их общего числа в тест-задании.

Для интерпретации результатов тестирования используется переводная шкала, с помощью которой результаты теста преобразуют в оценку знаний студентов по пятибалльной системе. Переводная шкала представлена в Таблице 1.

Таблица 1 – Переводная шкала для интерпретации результатов выполнения тест-задания

% ошибочных ответов	**Количество ошибочных ответов тест-задания**	**Количество верных ответов тест-задания**	**Интерпретация результатов тестирования по 5-ой системе**
до 10%	не более 4	не менее 36	5
от 15% до 30%	От 5 до 13	От 35 до 27	4
от 35% до 50%	От 13 до 20	От 28 до 20	3
более 50%	более 20	Менее 20	2